

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 9 月 9 日 (09.09.2005)

PCT

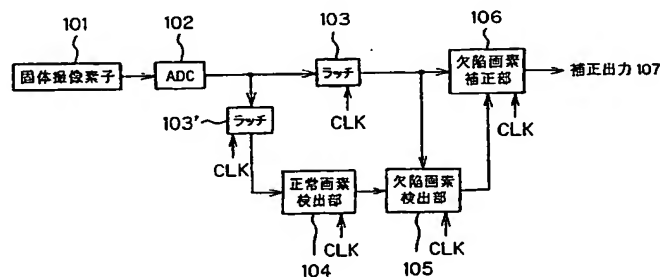
(10) 国際公開番号
WO 2005/084015 A1

- (51) 国際特許分類: H04N 5/335 (72) 発明者; および
(21) 国際出願番号: PCT/JP2005/003542 (75) 発明者/出願人 (米国についてのみ): 内藤 幸宏
(22) 国際出願日: 2005 年 2 月 24 日 (24.02.2005) (NAITO, Yukihiko) [JP/JP]; 〒1920914 東京都八王子
(25) 国際出願の言語: 日本語 (74) 代理人: 飯高 勉, 外 (IITAKA, Tsutomu et al.); 〒
(26) 国際公開の言語: 日本語 1100005 東京都台東区上野 3 丁目 1 番 3 号 上野
(30) 優先権データ: 特願2004-053044 2004 年 2 月 27 日 (27.02.2004) JP 鈴木ビル 7 階 梓特許事務所 Tokyo (JP).
(71) 出願人 (米国を除く全ての指定国について): オリンパス株式会社 (OLYMPUS CORPORATION) [JP/JP]; 〒
1510072 東京都渋谷区幡ヶ谷 2 丁目 4 3 番 2 号 Tokyo (JP). (81) 指定国 (表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,
LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: DEFECTIVE PIXEL DETECTION DEVICE AND METHOD, AND IMAGING DEVICE

(54) 発明の名称: 欠陥画素検出装置と方法および撮像装置



101... SOLID-STATE IMAGING ELEMENT
103... LATCH
103'... LATCH
106... DEFECTIVE PIXEL CORRECTION UNIT
107... CORRECTED OUTPUT
104... NORMAL PIXEL DETECTION UNIT
105... DEFECTIVE PIXEL DETECTION UNIT

(57) Abstract: An output signal of a solid-state imaging element (101) such as a CCD is converted into a digital signal by an A/D converter (102) and stored in a latch (103). The latch (103) is formed by a delay unit, a line memory, and the like and holds image data required by the defective pixel detection algorithm. A normal pixel detection unit (104) inputs a signal from an A/D converter (102) and judges whether the inspection object image is a normal pixel or may be a defective pixel. The judgment result is transmitted to a defective image detection unit (105). When the object is judged to be a defective pixel, a defective pixel correction unit (106) performs correction and corrected output (107).

(57) 要約: CCD等の固体撮像素子(101)の出力信号は、A/D変換器(102)によりデジタル信号に変換され、ラッチ(103)に格納される。ラッチ(103)は、遅延器、ラインメモリ等から構成され、欠陥画素検出アルゴリズムが必要とする画素データを保持する。正常画素検出部(104)は、A/D変換器(102)からの信号を入力し、検査対象画素が正常画素か、欠陥画素の可能性があるかを判定し、

[続葉有]